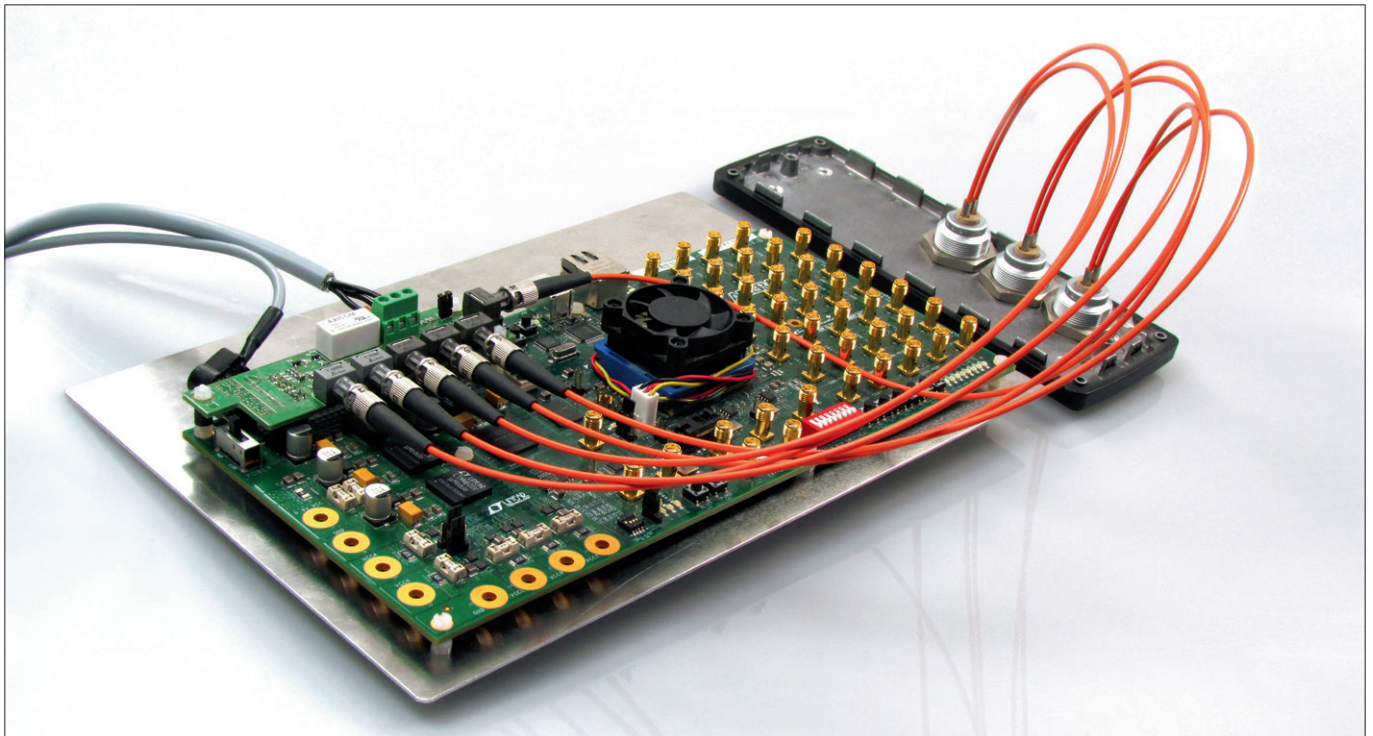


GIGATRONIK

# Modellbasierte FPGA-Entwicklung



## Von der Idee bis zur Realisierung

Die modellbasierte Funktions- und Applikationsentwicklung ist das Erfolgsmodell der letzten Jahre. GIGATRONIK verfügt dabei über mehrjährige Projekterfahrung durch die Entwicklung eines FPGA-Messtechniksystems, das am Motorenprüfstand und im realen Fahrzeug zum Einsatz kommt.

Die Herausforderung bei der Entwicklung liegt nicht selten in den stetig wachsenden Anforderungen an Ein-Chip-Systeme (SOC), wobei trotz steigender Komplexität der Designaufwand konstant bleiben soll. Gelöst wird dies beispielsweise durch Intellectual Property (IP)-Cores, die die Wiederverwendung von Hardwarefunktionen steigern.

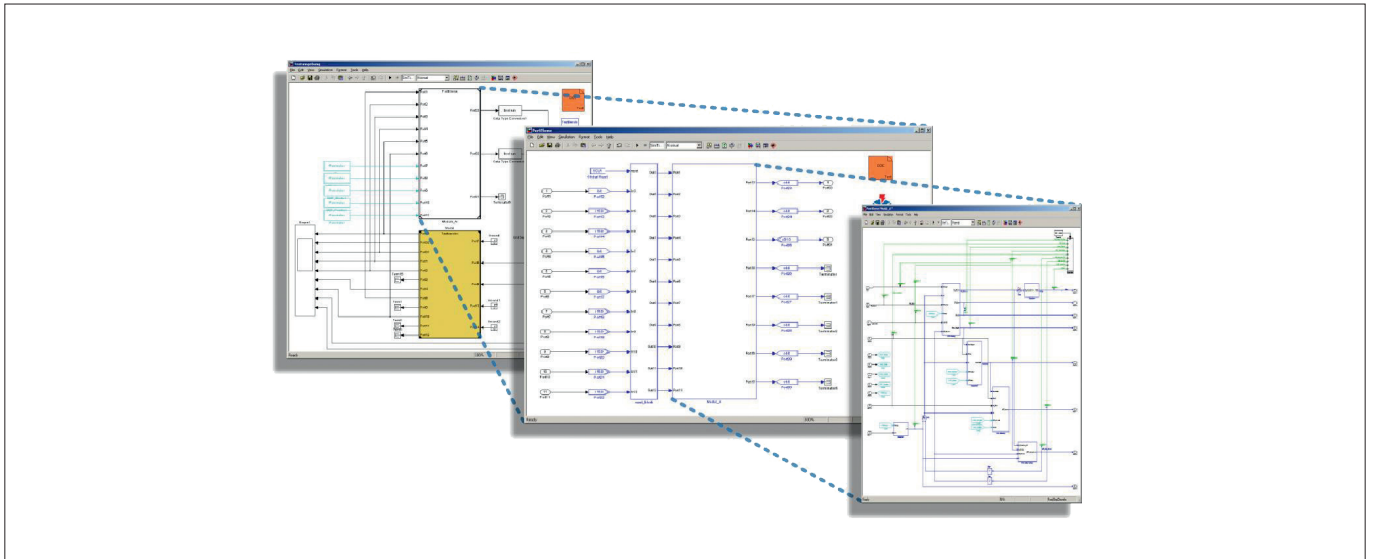
Ein weiterer Ansatz ist das Electronic System Level (ESL)-Design. Um die Entwicklungsproduktivität zu steigern, wird bei dieser Methodik das Systemverhalten in einer Hochsprache modelliert, die keiner Register-Transfer-Ebene bedarf. GIGATRONIK hat sich daher für MATLAB®/Simulink®\* als ESL-Designverfahren in Verbindung mit Altera FPGA und NIOS II IP-Core entschieden.

\*registered trademarks of The MathWorks, Inc.

### Features:

- *Entwicklung des Systems*
- *Erstellung des Simulationsmodells*
- *VHDL-Code-Generierung*
- *Konfiguration des IP-Core und Softwareentwicklung für IP-Core*
- *Timinganalyse des Systems*
- *Synthese und Partitionierung auf dem Chip*
- *Implementierung auf dem FPGA-Board*
- *Durchführung von Systemtests*

# Modellbasierte FPGA-Entwicklung



## High-End-Messgerät als Ergebnis

Die Aufgabe des Systems ist die Steuerung, Datenerfassung und Auswertung der Zündung in einem Ottomotor. Erfasst werden sollen dabei Drehzahlbereiche von bis zu 25.000 1/min in einer Auflösung von 0,1°.

Dabei soll das System robust gegen die vom Motor ausgelösten Drehzahlschwankungen sowie Beschleunigungen und Verzögerungen sein.

Um den bestehenden Sicherheitsanforderungen gerecht zu werden, erfolgt die Auswertung und Datenerfassung in derselben Performance. Für die verschiedenen Motorvarianten kann dank eines Variantenmanagements die Konfiguration der jeweiligen Funktionen im definierten, sicheren Zustand stattfinden.

## Realisierung

In der Praxis werden mehrere Eingangssignale mit einer Abtastungsrate von bis zu 180 MHz erfasst, innerhalb von wenigen Takten aufbereitet und an die Logging-Module und an das IP-Core weitergeleitet.

Die Messsignale werden dabei kontinuierlich auf ihre Plausibilität überwacht. Wird ein Problem festgestellt, reagiert die Notabschaltung des Systems binnen weniger Mikrosekunden, um die Motorkomponente vor einer Zerstörung zu bewahren.

Die erfassten Daten werden erst im IP-Core bearbeitet, so dass die aufwändigen, jedoch nicht zeitkritischen Berechnungen in der Programmiersprache C implementiert werden können.

## Unsere Lösung

- Parallele Entwicklung von einzelnen Subsystemen
- Sinnvolle Aufteilung auf die möglichen Umsetzungsszenarien
- Inkrementelle Codegenerierung
- Partitionierung auf dem FPGA
- Durchgängiger Testansatz bereits in sehr frühen Stadien

## Ihre Vorteile

- Jahrelange Erfahrung im FPGA-Design unter Verwendung von Altera- und Xilinx-Entwicklungsumgebungen
- Spezialisten in allen Bereichen rund um FPGA-Entwicklung: Funktionsentwicklung, Modellsimulation, IP-Core-Software, Analogtechnik, Kommunikationstechnik
- Eigene Testumgebung: Funktionsgeneratoren, digitale Oszilloskopen, professionelle Messtechnik

## Kontakt:

Haben Sie noch Fragen zu unserem Service?  
Rufen Sie uns an unter:

**Telefon: +49 711 84 96 09-680**

oder schreiben Sie uns eine E-Mail an:

**[sales@gigatronik.com](mailto:sales@gigatronik.com)**

Mehr zu unseren Leistungen erfahren Sie online unter:

**[www.gigatronik.com/leistungen](http://www.gigatronik.com/leistungen)**